PATENT ABSTRACTS OF JAPAN

(11)Publication number:

04-012092

(43) Date of publication of application: 16.01.1992

(51)Int.CI.

C30B 25/18 C30B 29/40 // H01L 21/205

(21)Application number: 02-110594

(71)Applicant : SUMITOMO ELECTRIC IND LTD

(22)Date of filing:

27.04.1990

(72)Inventor: KIMURA HIROYA

KOUKADO KOUICHI

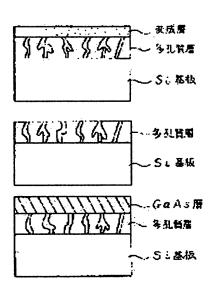
SHIRAKAWA FUTATSU

(54) COMPOUND SEMICONDUCTOR AND METHOD FOR GROWING THE SAME

(57)Abstract:

PURPOSE: To obtain a compound semiconductor having low dislocation density and improved crystallinity by growing a compound semiconductor on a porous silicon substrate free from surface-modification layer.

CONSTITUTION: A silicon substrate is anodized in a solution such as hydrofluoric acid at a current density of 0.1-200mA/cm2 to form a porous layer having a thickness of 5-300um and pore diameter of 20-300Å near the surface of the silicon substrate. The surface modification layer is removed by etching, mechanical grinding, etc., to expose the porous layer to the surface. A compound semiconductor is grown on the silicon substrate.



LEGAL STATUS

[Date of request for examination]

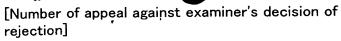
[Date of sending the examiner's decision of rejection

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]



[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩日本国特許庁(JP)

⑪特許出願公開

@ 公 開 特 許 公 報 (A) 平4-12092

®Int.Cl. 5

識別記号

庁内整理番号

❸公開 平成4年(1992)1月16日

C 30 B 25/18 29/40 // H 01 L 21/205

502 G

7158-4G 7158-4G 7739-4M

7739-4N

審査請求 未請求 請求項の数 2 (全3頁)

❷発明の名称

化合物半導体及びその成長方法

②特 願 平2-110594

20出 願 平2(1990)4月27日

@発明者 木村

浩 也

兵庫県伊丹市昆陽北1丁目1番1号 住友電気工業株式会

社伊丹製作所内

@発明者 香門

浩 --

兵庫県伊丹市昆陽北1丁目1番1号 住友電気工業株式会

社伊丹製作所内

@発明者 白川

兵庫県伊丹市昆陽北1丁目1番1号 住友電気工業株式会

社伊丹製作所内

⑦出 願 人 住友電気工業株式会社

大阪府大阪市中央区北浜 4 丁目 5 番33号

四代 理 人 弁理士 内 田 明

外2名

明細杏

1. 発明の名称

化合物半導体及びその成長方法

- 2. 特許請求の範囲
- (1)多孔質シリコン基板上に成長させた化合物 半導体において、表面変成層のない多孔質シリコン基板を開いたことを特徴とする化合物半導体を成 (2)多孔質シリコンが、機能とない合物半導体を成 長させる製造方法において、陽極化化が表により、 長させる製造方法において、陽極化化ンが表しているが は、はいいのでは、 リコン単結晶を多孔質化したが形容にはない 子のエッチングまたは機械的の発法をであることを特徴とする化合物半導体を成長させることを特徴とする化合物半導体の製造方法。
- 3. 発明の詳細な説明

(産業上の利用分野)

本発明は、多孔質シリコン基板上に成長させた ロ-V族、ロ-V族、IV-IV族等の化合物半導体及 びその製造方法に関する。

(従来の技術)

シリコン基板は、大面積化が容易であり、軽度で高い熱伝導車を有し、安価であるところから、 該基板の上に化合物半導体を成長させる試みがな されてきた。

しかし、例えば、シリコンとGalsとの間に約も %の結晶格子定数の差があるため、シリコン珠板 上に格子定数の異なる化合物半導体のヘテロエピ タキシャル成長を行うときには、通常の成長方法 では良好な結晶を得ることはできず、例えば、旅 板単結晶の面指数について角皮を僅かにずらせた オファングルシリコン基板、Geバッファ層を育す るシリコン芸板を用いる方法が試みられている。 さらに、「Solid State Technology(1988-1)日本 語版p. 41~49」の例のように、850~900℃程度の高 温で熱処理したシリコン基板の上に、400~450℃ 程度の低温で200Å以下の薄いGals勝を成長させ、 その後通常の高温成長を行う二段階温度成長法も 試みられているが、必ずしも良好な結晶を成長さ せることができなかった。また、Gals歪み超格子 を有するシリコン芸板等を使用する方法などが試

みられているが、"成長層の残留転位は10°/ca'程度に低減するに止まっている。

さらに、「応用物理第 5 7 巻第 11号 (1988) 第 1710 ~1720頁」では、ヘテロエピタキシャル成長に伴 う界面近傍の歪み応力の緩和を目的として、陽径 化成法によりシリコン基板表面に微小孔を育する 多孔質層を形成し、該層の上に Ga As を成長させる ことが試みられたが、エピタキシャル層の結晶性 は、パルク結晶と比較して、良好なものを得ること とはできなかった。

(発明が解決しようとする課題)

本発明は、上記の多孔質シリコン基板を改良することにより、結晶性の優れた化合物半導体及び その成長方法を提供しようとするものである。 (課題を解決するための手段)

本発明は、多孔質シリコン基板上に成長させた化合物半導体において、表面変成層のない多孔質シリコン基板を用いたことを特徴とする化合物半導体、及び、多孔質シリコン基板上に化合物半導体を成長させる製造方法において、陽極化成法に

そこで、本発明では、多孔質層表面の変成層を除去したシリコン基版を用いて化合物半導体を発生されて化合物半導体とは、結晶性の優なので、なり、は、動物を使化れた。かり、1~200aA/ca*の範囲で隔を化でする。の形でで、シリコン基版の表面近傍に20~300 Aの形で、エッチング、機械的研修をは、あるで、エッチング、機械的面にを発出して、エッチング、機械的面にを発出して、エッチング、機械的面にを発出して、エッチング、機械の面になる。といて、エッチング、機械の面になる。といて、エッチング、機械の面になる。

よりシリコン単結晶を多孔質化したシリコン数板に対し、予めエッチングまたは機械的研磨等を施すことにより、接基板表面の変成層を除去した後、化合物半導体を成長させることを特徴とする化合物半導体の製造方法である。

(作用)

従来、陽極化成法による多孔質シリコン暦の形成機構の研究の中で、多孔質層の表面に変成層(surface porous film)が存在することは知られていたが、この変成層が異種材料間の成長に与える影響については、何等検討が加えられていなかった。

から室温に冷却するときにも、2つの物質間の歪みは吸収されるため、化合物半導体成長層の転位や残留応力を大幅に低減することができる。

(実施例)

得られたGaAs単結島薄膜の転位密度は、ixi0。 ca: "と大幅に低減することができた。

(比較例1)

特閒平4~12092 (3)

コン基板上に Ga As層を成長させる手類を示した説明図、第2図はシリコン基板に直接 Ga As層を成長させた図、第3図(a)及び(b)は変成層を有する多孔質シリコン基板上に Ga As層を成長させる手順を示した説明図である。

従来のシリコン基板の表面に実施例と同様に厚さ 2.5μmの GaAs単結島薄膜を成長させ (第2図)、 転位密度を調べたところ、 (x10 *ca * * と大きな値 を示した。

(比較例2)

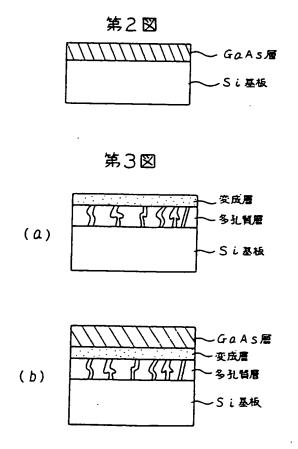
実施例で変成層を除去する前の多孔質シリコン基板 (第2図(a))を用い、該基板の上に実施例と同様に厚さ 2.5μαの GaAs 単結晶薄膜を成長させ (第2図(b))、転位密度を調べたところ、 1×10°ca.**と大きな値を示した。

(発明の効果)

本発明は、上記の構成を採用することにより、シリコン基板に対して格子定数及び無膨張係数の異なる化合物半導体を成長させ、成長温度から室温に冷却しても、化合物半導体成長層の幾留に力を低く抑えることができ、低転位密度の結晶性のほれた化合物半導体を提供することができるようになった。

4. 図面の簡単な説明

第1図(a)~(c)は変成層を除去した多孔質ショ



This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ BLACK BORDERS	•
M IMAGE CUT OFF AT TOP, BOTTOM OR SIDES	
☐ FADED TEXT OR DRAWING	
☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING	
☐ SKEWED/SLANTED IMAGES	
☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS	
GRAY SCALE DOCUMENTS	
☑ LINES OR MARKS ON ORIGINAL DOCUMENT	
REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE PO	OR QUALITY
□ OTHER.	•

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.